

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-056256
(43)Date of publication of application : 02.04.1983

(51)Int.Cl. G11B 19/26
G05D 13/62
G11B 19/28

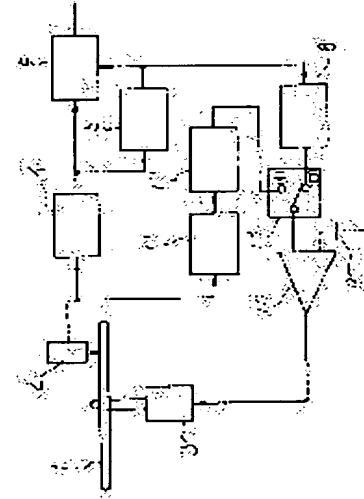
(21)Application number : 56-153701 (71)Applicant : HITACHI LTD
(22)Date of filing : 30.09.1981 (72)Inventor : KIMURA HIROYUKI
ISO YOSHIMI
INOUE SHIGEKI
TAKEUCHI TAKASHI
OHASHI SHINICHI

(54) CONTROLLER FOR SPEED OF REPRODUCTION

(57)Abstract:

PURPOSE: To keep the speed of reproduction constant, by extracting and switching plural reproduction speed signals, and comparing these signals with the reference signal to control the speed of reproduction.

CONSTITUTION: The maximum pulse duration is detected by a maximum pulse duration detector 11 with each certain period while the duration is short for the signal which is read out of a disk 1 through a pickup 2. Then the pulse duration is converted into the voltage by a pulse duration/voltage converter 12 and compared 10 with the reference voltage 9 after connecting a switch 13 to (a). Thus a motor 3 is controlled. Then the number of revolutions of the motor 3 increases, and a synchronizing signal detector 5 is ready to detect the synchronizing signal. Thus the switch 13 is connected to (b). The detected synchronizing signal is fed to a digital processor 6 and at the same time converted into the voltage by an f-v converter 8. This voltage is compared 10 with the voltage 9 to control the motor 3. As a result, the linear speed of the disk 1 is kept accurately at a constant level. This can be suitably applied to the reproduction of the PCM system.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 特許公報 (B2)

(11)特許出願公告番号

特公平6-16340

(24) (44)公告日 平成6年(1994)3月2日

(51)Int.Cl.⁵
G 11 B 19/247
// G 05 D 13/62

識別記号 庁内整理番号
R 7525-5D
M 9132-3H

F I

技術表示箇所

発明の数1(全10頁)

(21)出願番号 特願昭56-153701
(22)出願日 昭和56年(1981)9月30日
(65)公開番号 特開昭58-56256
(43)公開日 昭和58年(1983)4月2日
審判番号 平3-7184

(71)出願人 99999999
株式会社日立製作所
東京都千代田区神田駿河台4丁目6番地
(72)発明者 木村 寛之
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所家電研究所内
(72)発明者 磯 佳実
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所家電研究所内
(74)代理人 弁理士 小川 勝男 (外1名)

審判の合議体
審判長 橋 昭成
審判官 矢崎 賀子
審判官 加藤 雅夫

最終頁に続く

(54)【発明の名称】 再生速度制御装置

1

【特許請求の範囲】

【請求項1】一定周期でかつ最大パルス巾の同期信号を含むディジタルデータが記録された記録媒体を回転させるモータの回転速度を目標速度を含む一定回転速度範囲内に引き込んだ後に上記同期信号により回転制御する再生装置において、

当該再生装置によって再生した再生信号から上記モータの回転速度目標速度を含む一定速度範囲にあるときに上記同期信号を検出する同期信号検出回路と、

当該再生装置によって再生した再生信号のパルス巾を検出して、検出されたパルス巾中最大のパルス巾から求めた周期を有する疑似同期信号を発生する疑似同期信号器と、

上記疑似同期信号器の出力と上記同期信号検出回路の出力を入力とし、上記同期信号検出回路により上記同期

2

信号が検出されないとき上記疑似同期信号器の出力を出力し、上記同期信号検出回路により上記同期信号が検出されたときに上記同期信号検出回路の出力を出力する切換回路と、

上記切換回路により選択された出力を周波数・電圧変換する周波数・電圧変換器を備え、

上記周波数・電圧変換器の出力を上記目標速度における同期信号周期に対応する基準電圧と比較して上記モータの回転制御をすることを特徴とする再生速度制御装置。

10 【発明の詳細な説明】

本発明はテープ、ディスク等の信号再生速度を一定に保つモータの再生速度制御装置に関するものである。

アナログ信号をアナログディジタル変換器でディジタル信号に変換し、信号の区切りごとに同期信号を付加して記録し、再生時には読み出されたディジタル信号から同

期信号を検出し、この同期信号をもとにデジタル信号を再生し、デジタルアナログ変換器により記録時のアナログ信号を再生するPCM録音方式は、記録媒体の歪の影響を受けず音質の劣化が少ないという利点をもっており、その普及が期待されている。

PCM録音においてはデジタル変換された信号は、更に変調されていくつかの異なるパルス巾信号の列として記録される。第1図にその1例を示す。(a)は記録されている信号の内容の例を示し、(b)は電気的な信号としてみた場合のデジタル信号の列を示す。第1図はTを単位クロック周期とし、11Tの“Highレベル”という11Tの“Lowレベル”の組み合わされた信号を同期信号とし、情報信号は10T以下3T以上のパルスの例として記録されている場合の例である。(b)図に於ける3T~10Tの表示は、“Highレベル” “Lowレベル”のパルスの巾の長さを示している。従って本例の場合11T、11Tの“Highレベル” “Lowレベル”の組み合わせがあるときが同期信号として識別できる。

第2図はかかる方式でディスクに記録されたPCM信号を再生する場合の再生装置の1構成例を示す。

第2図において、1はディスク、2はピックアップ、3はモータ、4は符号復調器、5は同期信号検出器、6はデジタル処理器、7はデジタル・アナログ変換器、8は周波数・電圧変換器(以下f-v変換器という)、9は基準値、10は誤差増幅器である。

ピックアップ2でディスク1より読み出された信号は、符号復調器4により記録変調前のデジタル信号に復調された後、同期信号検出器5及びデジタル処理器6に入力される。同期信号検出器5は記録されている信号の中から同期信号を検出再生する。デジタル処理器6はこの同期信号を基準としてデジタル信号に区別をつけ、伝送時に生じたり誤りを訂正し、デジタル・アナログ変換器7によりアナログ信号を再生する。ところで信号の読み出し速度は同期信号が一定間隔となるよう制御されねばならない。すなわちディスク1を回転させるモータ3の回転速度は同期信号が一定間隔となるよう制御されねばならない、そこで同期信号検出器5の再生同期信号はf-v変換器8で電圧信号に変換され、誤差増幅器10を経てモータ3に帰還されてモータ3の回転数、すなわちディスク1の回転数が制御される。電圧源9は所定の速度でディスク1を回転させるための基準電圧を与える。

以上の説明では、ディスク1の回転すなわちモータ3は所定の速度で回転し、符号復調器4が情報信号のパルス巾及び同期信号のパルス巾を正しく判別でき、同期信号検出器5の出力には再生された同期信号が得られることを前提としてきた。

しかしながら第1図に示した信号パルスの巾からわかるように、同期信号であるか情報信号であるかの判別は11Tであるか10T以下のパルス巾であるかの識別ができない

ければならない。すなわち第3図に示すように同期信号検出器5は同期信号を検出再生できる範囲が限られてしまう。第3図Ⓐは目標速度の近辺で同期信号を検出できる範囲を示し、この範囲では上述の速度制御が行なわれるが、同期信号を検出できないⒷ、Ⓑの範囲にあってはもはやディスク1の情報を再生することは不可能となる。

特にディスク1は記録密度を上げるために線速度一定(Constant Linear Velocity、CLVと呼ぶ)の記録をすることが行なわれる。CLVで記録されたディスク1を再生する場合にはピックアップ2の位置によってモータ3の回転速度は異なることとなる。すなわちピックアップ2がディスク1の外周にゆくにつれモータ3の回転速度を遅くしなければならない。このようなディスクを再生する場合にあってはまず起動時に問題を生ずる。モータ3はf-v変換器8の出力がないうちは回転数が上昇するように印加されているものとすれば、過渡的に同期信号検出器5に再生同期信号を得ることができるが、系の応答特性によって必ずしも巧くモータ3の回転数を制御することができない。更に問題なのはピックアップ2の位置を同期信号検出器5の検出範囲を越えてランダムに動かした場合には、第3図のⒷ、Ⓑのどこにいるかの識別ができず、モータ3の回転を速くすべきか遅くすべきかの情報も得られなくなる。

本発明の目的は、上記した欠点をなくし、いつでも所定の回転速度となる再生速度制御装置を提供するにある。このため本発明は記録されているPCM信号がいくつかの異なるパルス幅をもつ信号であることを利用し、特定のパルスのパルス幅(例えば最大パルスのパルス巾、以後最大パルス巾を用いて説明する)を検出し、このパルス幅の長さより現在の同期信号間隔を予測してモータに制御をかけ、モータの回転数を同期信号検出器の動作範囲12に引き込む第1の速度制御ループと同期信号検出器の再生同期信号をもとにした制御を行なう第2の速度制御ループとを設け、同期信号検出器で同期信号を検出する迄は第1の速度制御ループで、同期信号検出後は再生同期信号を基にした第2の速度制御ループで制御するようにしたことにある。

第4図に本発明の基本的な考え方を示す。第1の速度制御ループで速度を同期信号検出可能範囲Ⓐに引き込み、同期信号の検出再生を持って第2の速度制御ループに切り換えて、目標の速度に制御しようとするものである。従って第4図において、Ⓐが第1の速度制御ループの動作範囲、Ⓑが第2の速度制御ループの動作範囲となる。第5図に本発明にかかる速度制御装置の1例を示す。第2図と同一記号は同一物を示す。同期信号検出器5で同期信号が再生できる迄は、ディスク1よりピックアップ2で読み出されてくる信号中の最大パルス巾を、一定時間毎に最大パルス幅検出器11で検出更新し、パルス巾電圧変換器12でパルス巾信号を電圧に変換し、切換装置

13を(イ)側に接続してモータ3を駆動する。このループを第1の速度制御ループと呼ぶ。第1の速度制御ループは第4図に示した○の領域で動作する。モータ3の回転が上記制御により同期信号検出器5の同期信号検出可能範囲Ⓐの中に入ると、同期信号検出器5で同期信号が検出、再生されるので、切換装置13を(ロ)側に接続してモータ3を回転させる(これを第2の速度制御ループと呼ぶ)ことによっていつでも目標とする速度に制御することが可能となる。最大パルス巾を常に精度良く、確実に検出できれば、第1の速度ループだけで速度制御は可能である。

しかし以下の理由から、この第1の速度制御ループだけで速度制御を行なうことは好ましくない。

1) ディスク1に傷やゴミが付着してピックアップ2から読み出される信号が一時的に失われ、この期間信号レベルがHレベルあるいはLレベルになることが発生する。この時信号のパルス巾を一定にする第1の速度制御ループだけで速度制御をかけていると、この期間は信号変化がないことから、ディスク1が回転していないと判断して、モータ3に電圧を印加しディスク1の回転数を高めるように、制御ループは動作する。

これに対して第2の速度ループでは、同期信号検出回路5にディスク1の傷などで信号が失われた時の同期信号を補充する能力を持たせることができる。この結果この傷の期間の同期信号を補充することで速度制御ループに大きな外乱を与えることなく、回転制御を行なうことができる。

2) 第1の速度制御ループにおいて、最大パルス巾による制御は、パルス巾11Tの長さを見て制御を行なっているのに対して、第2の速度制御ループは11Tに対してはるかに長い同期信号周期(MT)を見て速度制御を行なっている。この結果第2の速度制御ループによる速度検出のほうが、より細かく速度変動を検出して、制御を行なうことができる。

3) 第1の速度制御ループは、最大パルス巾11Tの長さを検出して速度制御を行なっている。11Tは第1図でA₁、A₂——に示す同期信号部には必ず記録されていることから、ピックアップ2から読み出された信号から最大パルス巾を検出するパルス巾検出器15₁の検出周期は、モータの回転速度が目標速度の場合の同期信号周期よりも長く設定しないと、モータの回転速度が目標速度より遅い場合に、上記最大パルス巾を検出することができない。

これに対して第2の速度制御ループでは、同期信号周期で速度検出を行ない、制御をかけていることから速度変動検出周期が短く設定でき、より精度良く回転制御を行なうことができる。

以上の理由で第1の速度制御ループだけで速度制御を行なうことは好ましくない、ディスク1から読みだされる信号が記録時とほぼ同じ速度となるまでは第1の速度制

御ループで制御を行ない、同期信号検出回路5が同期信号を検出するようになると、第2の速度制御ループで速度制御を行なうことにより、引込み時には早く、引込み後はより安定かつ精度よく、速度制御を行なうことができる。

第6図は本発明の他の実施例で、同期信号検出器5で同期信号が検出できたか否かを判別する判別回路14で切換装置13を自動的に切り換えている点が第5図の例と異なる。

10 本発明の他の実施例を第7図に示す。15は疑似同期信号発生器を示し、切換装置13をf-v変換器8の前に置いた点が第6図の例と異なる。疑似同期信号発生器15は例えば第8図に示す構成例の如きものである。第7図の説明の前に第8図の動作について第1図の信号例を用いて説明する。15₁はパルス巾検出器で、ピックアップ2からの異なった長さのパルス巾を基準クロック発生器15₅の基準クロックでカウントする。15₂はパルス巾検出器15₁で検出した中で最もカウント値の多いパルス巾の値が置数される最大パルス巾検出器である。第9図はディ

20 ディスク1が静止状態から回転を始め、信号が正しく読みだされるまでの過程をあらわしたものである。

図中のpで示された点でモータ3が回転を始める。

ここからディスク1に記録された信号はピックアップ2で再生されるが、その回転数は目標回転数とは大きく異なっており、同期信号検出器5は第4図に示す同期信号検出可能範囲外Bにあり、同期信号は検出することができない。

この結果判別回路14は切り換え装置13を(イ)側に選択して疑似同期信号発生器15の出力をもとにする第

30 1の速度制御ループで、モータの速度制御をする。ここで疑似同期信号発生回路15は、以下に説明するように動作する。第8図のパルス巾検出器15₁と最大パルス巾検出器15₂でピックアップ2で再生された信号の各パルス巾を計数し、时限回路15₆で決まる周期の中で、パルス巾検出回路15₁が検出した最大パルス巾を出力する。

起動時はディスク1の回転数は目標回転数よりも低く11Tよりも長いパルス巾が計数される。ここでは計数された値が22T、同期信号周期Mが588Tとして説明

40 を行なう。この時、演算器15₃は最大パルス巾検出器15₂の出力を入力として、以下の値が出力されるようになされている。

最大パルス巾検出器15₂出力 演算器15₃出力

5	267
---	-----

11	588
----	-----

22	1176
----	------

すなわち、

(最大パルス巾検出器15₂出力) × 588 / 11 された値を出すように設計している。

50 このことは最大パルス巾検出器15₂の出力から同期信

号周期を予測することができる。すなわち最大パルス巾検出器15₂の出力が11Tであれば、ディスク1の回転はほぼ目標回転数になっているので、同期信号周期は588Tであるし、起動直後で最大パルス巾検出器15₂の出力が22Tであれば、ディスク1の回転は目標回転数の半分程度でありその同期信号周期は588Tの2倍程度1176Tと予測できる。

このようにして最大パルス巾から同期信号周期を予測し、この値を時限装置15₄の分周比として入力する。

時限装置15₄では基準クロック発生器15₅のクロックを分周して疑似同期信号を生成する。

このように生成された疑似同期信号が第9図の疑似同期信号出力であり、ディスク1が回転を始めたp点から検出される。この出力は信号再生出力の同期信号と位相は一致しないが、周期は同じである。

この疑似同期信号をもとにした第1の速度ループにより、ディスク1の回転数は目標回転数近傍まで近づき、第4図に示すように同期検出可能範囲Aに入り、同期検出器5で同期信号が検出され始める。

同期信号が検出され始めると、判別回路14は切換装置13を(ロ)側に切り換えて、同期信号をもとにした第2の速度ループへ切り換える。切り換え直後の第9図のq点では1同期期間だけ同期信号が短くなるが、モータ3はこのような周期の外乱には応答しないので、実際には問題ない。

このようにf-V変換器8に入力される同期信号は連続的に変化するので、スムーズにモータ3の回転を制御することができる。

このようにして切換装置13の出力は起動から引き込みまで(第9図pからqまで)は疑似同期信号を選択し、引き込み点(第9図のq)から同期信号を選択する。

このようにしてディスク1の回転数を検出する二つの検出回路を切り換えて速度制御を行なう。

第7図においては疑似同期信号発生器15で得られる疑似同期信号を用いて、同期信号検出器5が動作する迄切換

装置13を(イ)側に接続して第1の速度制御ループを形成し、同期信号検出器5で同期信号を検出再生できたら切換装置13を(ロ)側に切換えて第2の速度制御ループを構成してモータ3の速度制御を行なう。第7図の例第1及び第2の速度制御ループの信号が同じ周波数で且つ目標速度のとき同一となるので、第5図、第6図の例のようにf-v変換器8とパルス巾電圧変換器12の間で起こるゲインパラツキもなく、切換装置13の切換えもスムーズに行なえる利点がある。

10 以上説明したように本発明によれば、疑似同期信号発生器15が設けられているので、同期信号検出範囲が狭い場合であってもいつでもモータを所定の目標速度で回転させることができる。又本発明ではディスクの再生装置を例にとって説明したが、ディスクに限定されるものでないことは言うまでもない。

【図面の簡単な説明】

第1図はPCM信号の記録方式の1例を示す波形図、第2図は従来のディスク再生装置の構成例を示すブロック図、第3図は従来装置に於ける問題点を説明するための

20 説明図、第4図は本発明の基本的考え方を示す説明図、第5図は本発明の一実施例を示すブロック図、第6図は他の実施例を示すブロック図、第7図はさらに他の実施例を示すブロック図、第8図は第7図の疑似同期信号発生器15の回路図、第9図は第7図と第8図の動作説明図である。

1:ディスク、2:ピックアップ、

3:モータ、4:符号復調器、

5:同期信号検出器、

8:周波数・電圧変換器、

30 10:誤差増幅器、

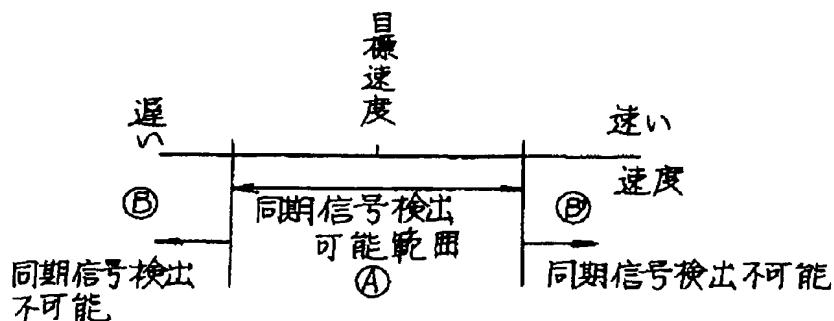
11:特定パルス巾検出装置、

12:パルス巾電圧変換器、

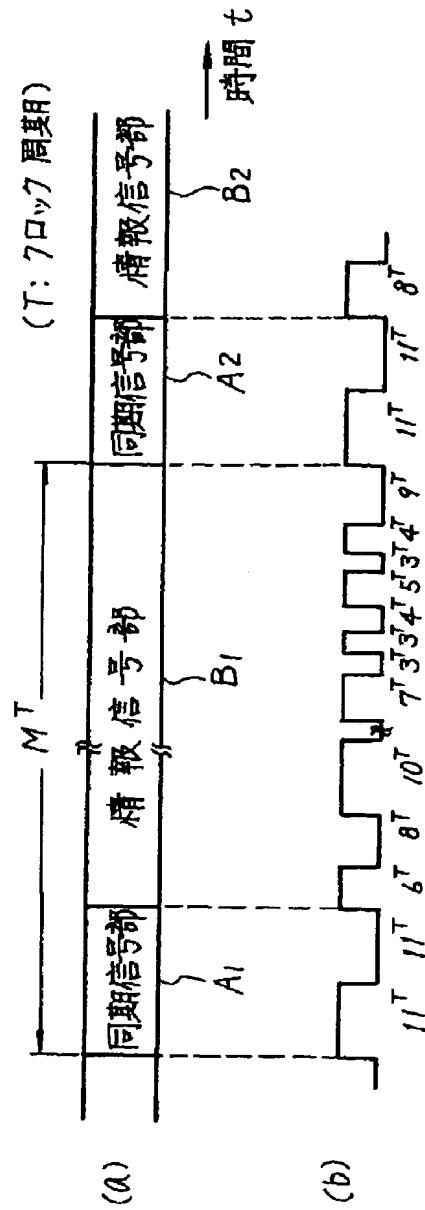
13:切換装置、14:判定器、

15:疑似同期信号発生器。

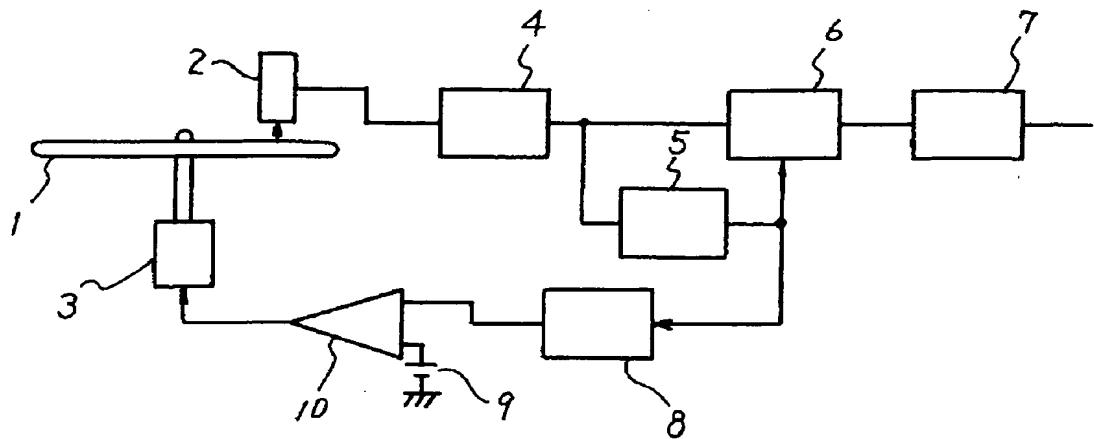
【第3図】



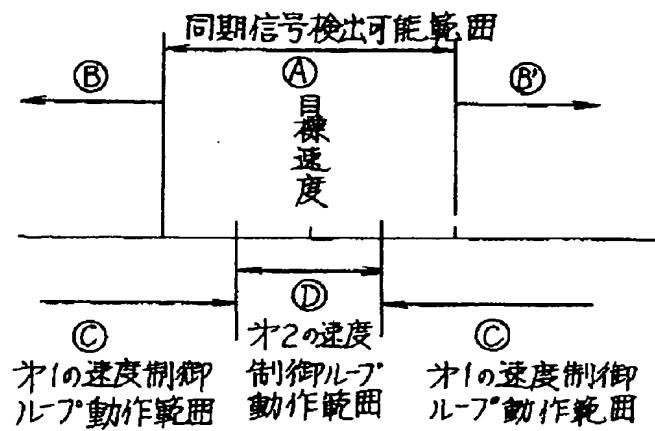
【第1図】



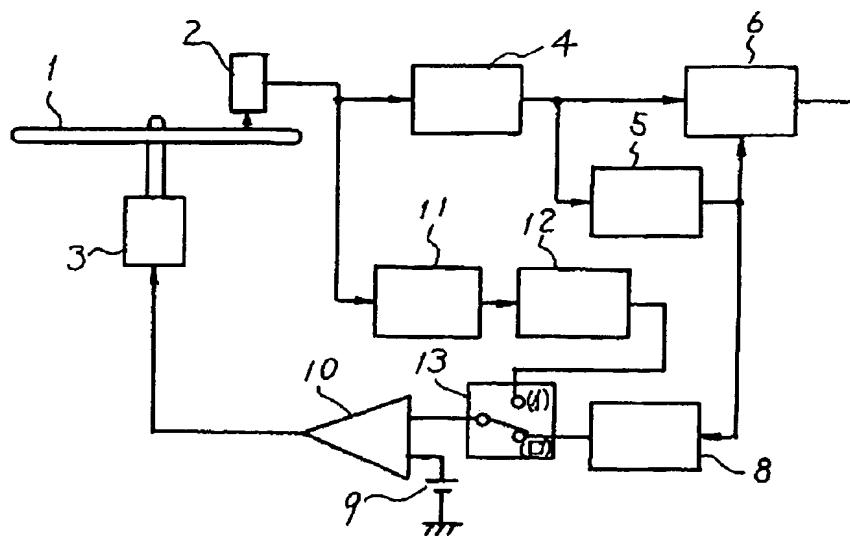
【第2図】



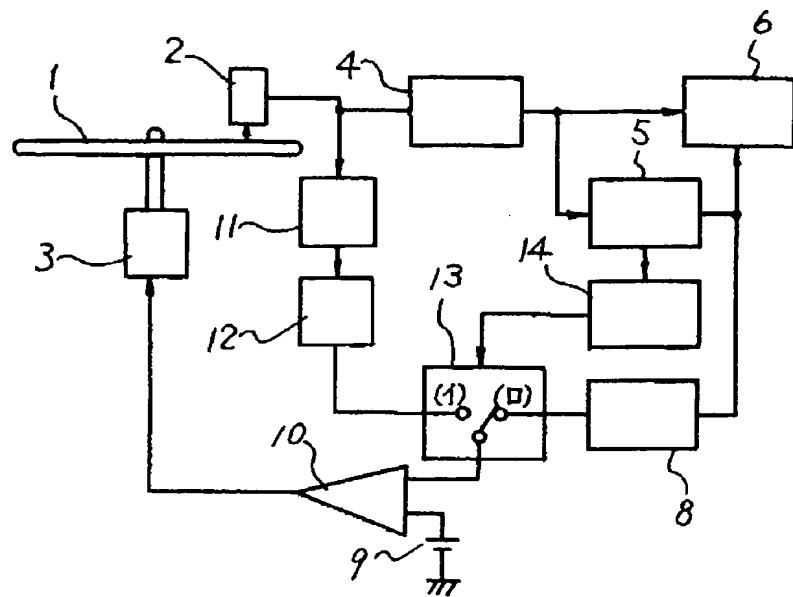
【第4図】



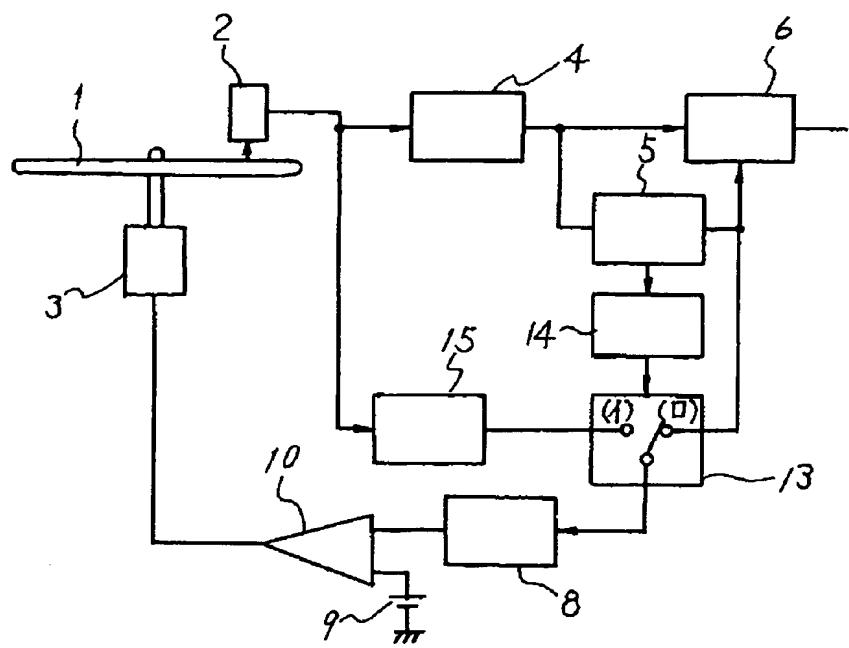
【第5図】



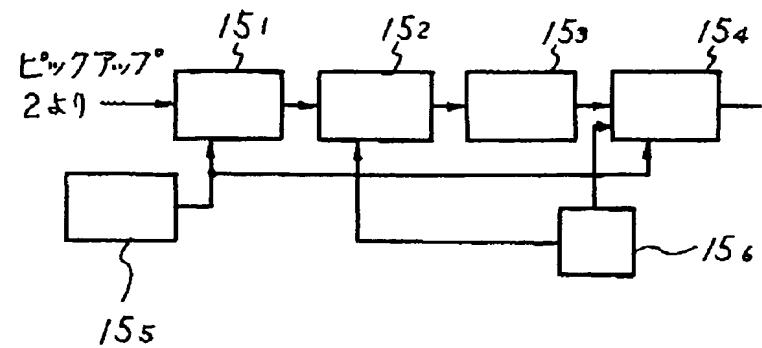
【第6図】



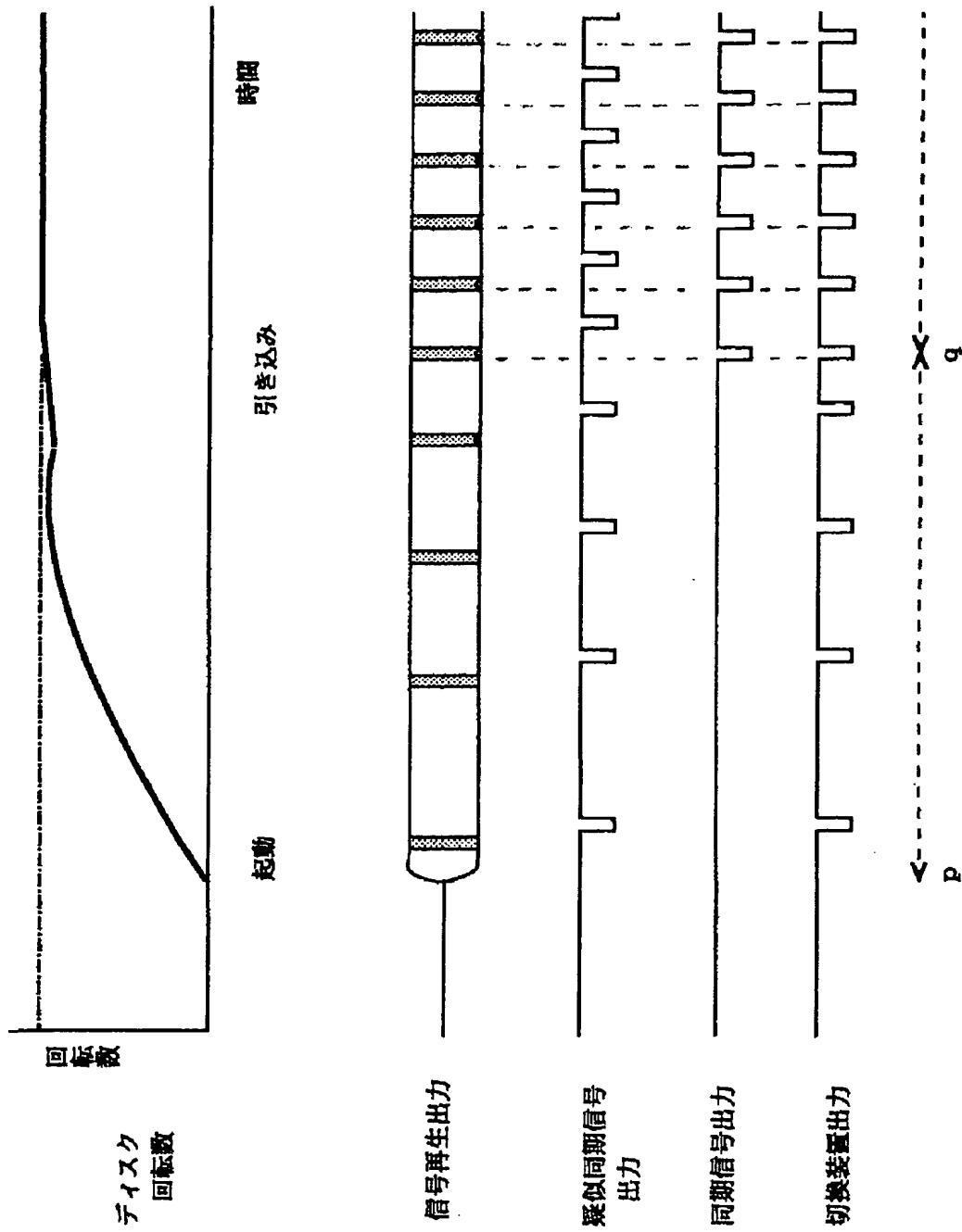
【第7図】



【第8図】



【第9図】



フロントページの続き

(72)発明者 井上 茂樹
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所家電研究所内

(72)発明者 竹内 崇
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所家電研究所内

(72)発明者 大橋 伸一

神奈川県横浜市戸塚区吉田町292番地 株 (56)参考文献 特開 昭57-211612 (J P, A)
式会社日立製作所家電研究所内